

中華民國專利公報 [19] [12]

[11]公告編號：540004

[44]中華民國 92年 (2003) 07月 01日  
發明

739,49  
全 28 頁

[51] IntCl<sup>07</sup>：G06K19/07

BEST AVAILABLE COPY

[54]名稱：IC卡

[21]申請案號：089128167

[22]申請日期：中華民國 89年 (2000) 12月 28日

[30]優先權：[31]2000-018030 [32]2000/01/25 [33]日本

[72]發明人：

西澤裕孝	日本
石原晴次	日本
白石敦	日本
金本光一	日本
湯川洋介	日本

[71]申請人：

日立製作所股份有限公司	日本
-------------	----

[74]代理人：林志剛 先生

1

[57]申請專利範圍：

1. 一種 IC 卡，其特徵為具備安裝有半導體積體電路晶片，且形成有多數個連接器端子的卡片基板，上述連接器端子由外殼露出之 IC 卡，上述連接器端子係在 IC 卡插入方向前後相鄰接之列相互間以交錯狀之多數列配置而成者。
2. 一種 IC 卡，其特徵為具備安裝有半導體積體電路晶片，且形成有多數個連接器端子的卡片基板，上述連接器端子由外殼露出之 IC 卡，上述連接器端子，係具備在 IC 卡插入方向前後形成之 2 列配列，第 1 列配置之連接器端子之端子間區域之配列，與第 2 列配置之連接器端子之

2

端子間區域之配列，係於列方向互相被錯開形成。

3. 一種 IC 卡，其特徵為具備安裝有半導體積體電路晶片，且形成有多數個連接器端子的卡片基板，上述連接器端子由外殼露出之 IC 卡，上述連接器端子，係具備在 IC 卡插入方向前後形成之 2 列配列，第 1 列配置之連接器端子之列方向配置，與第 2 列配置之連接器端子之列方向配置，係於列方向互相被錯開形成。
4. 如申請專利範圍第 2 或 3 項之 IC 卡，其中
15. 上述第 2 列配置之連接器端子之列方

向一端之連接器端子，係延伸至與上述第1列配置之連接器端子之列方向一端之連接器端子於列方向相鄰之位置，

上述第2列配置之連接器端子之列方向另一端之連接器端子，係延伸至與上述第1列配置之連接器端子之列方向另一端之連接器端子於列方向相鄰之位置而形成。

5.如申請專利範圍第1至3項中任一項之IC卡，其中

上述連接器端子，係包含1個電源電壓供給端子、2個接地電壓供給端子、及1個時脈信號輸入用端子而構成。

6.如申請專利範圍第5項之IC卡，其中上述連接器端子，係包含4位元分之資料用端子，全部設9個而成者。

7.如申請專利範圍第5項之IC卡，其中上述連接器端子，係包含8位元分之資料用端子，全部設13個而成者。

8.如申請專利範圍第1項之IC卡，其中上述半導體晶片，具有連接上述連接器端子之控制器晶片，

上述連接器端子，係包含多數位元分之資料用端子，

上述控制器晶片，係響應於特定連接器端子之狀態或來自特定連接器端子之輸入狀態而被設定，具有使用上述多數位元之資料用端子中之1位元的1位元模態，及使用上述多數位元之資料用端子進行多數位元並列輸出的多數位元模態。

9.如申請專利範圍第1項之IC卡，其中上述半導體晶片，具有連接上述連接器端子之控制器晶片，

上述連接器端子，係包含8位元分之資料用端子，

上述控制器晶片，係響應於特定連接器端子之狀態或來自特定連接器

端子之輸入狀態而被設定，具有使用上述8位元之資料用端子中之1位元的1位元模態，及使用上述8位元之資料用端子中之4位元進行4位元並列輸出的4位元模態，及使用上述8位元之資料用端子進行8位元並列輸出的8位元模態。

10.如申請專利範圍第8或9項之IC卡，其中

10.另具有連接上述控制器晶片之單數或多數個非揮發性記憶體晶片作為上述半導體晶片，

上述控制器晶片，係具備依外部之指示對上述非揮發性記憶體晶片進行讀寫動作控制的記憶體控制功能。

11.如申請專利範圍第1至3項中任一項之IC卡，其中

上述控制器晶片，另具備對寫入上述非揮發性記憶體晶片之資料進行密碼化，對由上述非揮發性記憶體晶片讀出之資料施以解密，的機密保護功能。

12.如申請專利範圍第1至3項中任一項之IC卡，其中

上述IC卡插入方向中之第1列之連接器端子列具有電源電壓供給用之連接器端子，第2列之連接器端子列係在與上述電源電壓供給用之連接器端子相鄰之位置具備端子間區域。

13.如申請專利範圍第1至3項中任一項之IC卡，其中

上述IC卡插入方向第1列之連接器端子列，係具備在面臨第2列之連接器端子列部分設定有寬幅之端子間距離的連接器端子。

14.一種IC卡，其特徵為具備安裝有半導體積體電路晶片，且形成有多數個連接器端子的卡片基板，上述連接器端子由外殼之一面露出之IC

卡，

上述外殼被形成有，在由 IC 卡插入方向前端緣部至外殼之上表面之斜面或圓弧所形成之導引部，上述導引部之斜面或圓弧，係較形成於其他端緣部之斜面或圓弧大。

15. 一種 IC 卡，其特徵為具備：記憶體晶片及控制上述記憶體晶片之控制器晶片被安裝，且多數個連接器端子及與上述連接器端子導通之多數個連接電極被形成的卡片基板，上述卡片基板上之配置順序，相對於該卡片基板之一邊係構成依上述連接器端子、控制器晶片、記憶體晶片順序，而上述連接器端子由外殼露出的 IC 卡，

上述控制器晶片，係沿上述連接器端子之配列方向具縱長形狀，於連接器端子側具備介由上述連接電極與該連接器端子連接之多數連接器介面端子，於上述記憶體晶片側具備與該記憶體晶片連接之多數記憶體介面端子，

上述記憶體晶片，係於上述控制器晶片側具備與該控制器晶片連接之多數控制器介面端子。

16. 如申請專利範圍第 15 項之 IC 卡，其中

上述連接電極，係介由接合導線連接上述控制器晶片之連接器介面端子，

上述控制器晶片之記憶體介面端子，係介由接合導線連接記憶體晶片之控制器介面端子。

17. 如申請專利範圍第 1 至 3 項中任一項之 IC 卡，其中

上述外殼，係具備於其表面印刷，或於其表面凹陷形成之文字資訊。

18. 如申請專利範圍第 1 至 3 項中任一項之 IC 卡，其中

上述外殼，係具備於其表面印刷，或於其表面凹陷形成之 IC 卡插入方向之指示記號。

19. 如申請專利範圍第 1 至 3 項中任一項之 IC 卡，其中

於上述外殼，形成有貫通正反面之貫通孔。

20. 如申請專利範圍第 19 項之 IC 卡，其中

10. 設有由上述貫通孔樞支，於上述外殼重疊狀態下覆蓋上述連接器端子的端子保護蓋。

21. 如申請專利範圍第 1 至 3 項中任一項之 IC 卡，其中

15. 於上述卡片基板，另具有連接上述控制器晶片與上述記憶體晶片之測試端子。

22. 如申請專利範圍第 21 項之 IC 卡，其中

20. 上述測試端子，係形成於上述卡片基板之一面。

23. 如申請專利範圍第 1 至 3 項中任一項之 IC 卡，其中

上述控制器晶片，係具有介由上述連接電極連接上述連接器端子之多數連接器介面端子，及連接上述記憶體晶片的多數記憶體介面端子，上述記憶體晶片，係具有連接上述控制器晶片之多數控制器介面端子，

25. 30. 於上述卡片基板，另具有連接上述控制器晶片之記憶體介面端子與上述記憶體晶片之控制器介面端子的多數測試端子。

35. 24. 如申請專利範圍第 23 項之 IC 卡，其中

於上述卡片基板，另具有將控制信號供至上述控制器晶片的控制器端子，該控制信號，係將上述控制器晶片之記憶體介面端子控制於高阻

40.

抗狀態。

25.一種資料處理系統，其特徵為具有可安裝申請專利範圍第8項之IC卡的卡片插槽，上述卡片插槽，係具備與安裝之IC卡之連接器端子連接之多數插槽端子，具有介由上述插槽端子可選擇性將上述IC卡設定為上述1位元模態，或多數位元模態的卡片介面控制器，上述卡片介面控制器係接受主機控制裝置之控制。

26.一種資料處理系統，其特徵為具有可安裝申請專利範圍第9項之IC卡的卡片插槽，上述卡片插槽，係具備與安裝之IC卡之連接器端子連接之多數插槽端子，具有介由上述插槽端子可選擇性將上述IC卡設定為上述1位元模態，4位元模態或8位元模態的卡片介面控制器，上述卡片介面控制器係接受主機控制裝置之控制。

27.一種IC卡，係具有：積層被安裝之多數記憶體晶片，及單層被安裝之控制器晶片的IC卡，其特徵為：控制器晶片較記憶體晶片厚。

28.如申請專利範圍第27項之IC卡，其中

上述記憶體晶片之安裝後之高度，係與上述積層安裝之多數記憶體晶片之安裝後之高度相同，或較其為低。

圖式簡單說明：

圖1(A)：相對於多媒體卡，資料用端子設為4位元之上位互換之記憶體卡之端子面說明圖。

圖1(B)：相對於多媒體卡，資料用端子設為4位元之上位互換之記憶體卡之安裝面說明圖。

圖2(A)：相對於多媒體卡，資料用端子設為4位元之上位互換之另一記憶體卡之端子面說明圖。

圖2(B)：相對於多媒體卡，資料用端子設為4位元之上位互換之另一記憶體卡之安裝面說明圖。

5. 圖3(A)：相對於多媒體卡，資料用端子設為8位元之上位互換之記憶體卡之端子面說明圖。

圖3(B)：相對於多媒體卡，資料用端子設為8位元之上位互換之記憶體卡之安裝面說明圖。

10. 圖4(A)：相對於多媒體卡，資料用端子設為8位元之上位互換之另一記憶體卡之端子面說明圖。

圖4(B)：相對於多媒體卡，資料用端子設為8位元之上位互換之另一記憶體卡之安裝面說明圖。

15. 圖5(A)：相對於多媒體卡，資料用端子設為8位元之上位互換之再另一記憶體卡之端子面說明圖。

圖5(B)：相對於多媒體卡，資料用端子設為8位元之上位互換之再另一記憶體卡之安裝面說明圖。

圖6(A)：依據多媒體卡規格之記憶體卡之端子面狀態說明圖。

圖6(B)：依據多媒體卡規格之記憶體卡之安裝面狀態說明圖。

圖7：於圖5之全功能卡對應之卡片插槽安裝該記憶體卡之狀態說明圖。

圖8：於依據圖1之多媒體卡規格之記憶體卡對應之卡片插槽安裝上述全功能化記憶體卡之狀態說明圖。

圖9：於依據多媒體卡規格之記憶體卡對應之卡片插槽安裝上述全功能化記憶體卡之狀態說明圖。

35. 圖10：具圖7之卡片插槽的資料處理系統之概略方塊圖。

圖11(A)：以產生電源間短路之連接器端子配列為比較例之說明圖。

圖11(B)：以產生電源間短路之連接器端子配列為比較例之說明圖。

圖11(C)：以產生電源間短路之連接器端子配列為比較例之說明圖。

圖12：藉連接器端子之去角加工部分以防止電源間短路之例之說明圖。

圖13：藉插槽端子之長度尺寸防止電源間短路之例之說明圖。

圖14：卡片基板上配線繞線增大之比較例之說明圖。

圖15：依據圖6之多媒體卡規格之記憶體卡之電路元件安裝狀態之詳細構成之平面圖。

圖16：圖15之縱斷面圖。

圖17：依據圖6之多媒體卡規格之記憶體卡之測試端子之連接狀態之平面圖。

圖18：於記憶體卡形成貫通孔之第1例之斜視圖。

圖19：於記憶體卡形成貫通孔之第2例之斜視圖。

圖20：於記憶體卡形成之貫通孔之第1利用形態之斜視圖。

圖21：於記憶體卡形成之貫通孔之第2利用形態之斜視圖。

圖22(A)：圖21之記憶體卡安裝於PC卡套件上之操作說明圖。

圖22(B)：圖21之記憶體卡安裝於PC卡套件上之操作說明圖。

圖22(C)：圖21之記憶體卡安裝於PC卡套件上之操作說明圖。

圖23：於記憶體卡設保護蓋之例之斜視圖。

圖24：設有保護蓋之記憶體卡之保管形態之斜視圖。

圖25(A)：圖21之記憶體卡安裝於PC卡套件上之操作說明圖。

圖25(B)：圖21之記憶體卡安裝於PC卡套件上之操作說明圖。

圖25(C)：圖21之記憶體卡安裝於PC卡套件上之操作說明圖。

圖26(A)：於記憶體卡之外殼設導

引部之第1例之說明圖。

圖26(B)：於記憶體卡之外殼設導引部之第1例之說明圖。

圖26(C)：於記憶體卡之外殼設導引部之第1例之說明圖。

5. 圖27(A)：於記憶體卡之外殼設導引部之第1例之說明圖。

圖27(B)：於記憶體卡之外殼設導引部之第1例之說明圖。

10. 圖27(C)：於記憶體卡之外殼設導引部之第1例之說明圖。

圖28：記憶體卡之屬性資訊以標籤黏貼表示之記憶體卡之例之分解斜視圖。

15. 圖29：記憶體卡之屬性資訊以外殼印刷表示之記憶體卡之例之分解斜視圖。

圖30：於外殼凹陷形成有表示記憶體卡之插入方向的支持記號之記憶體卡之例之斜視圖。

20. 圖31(A)：標籤方式之寫入保護解除狀態之說明圖。

圖31(B)：標籤方式之寫入保護解除狀態之說明圖。

25. 圖32(A)：標籤方式之寫入保護解除狀態之說明圖。

圖32(B)：標籤方式之寫入保護解除狀態之說明圖。

30. 圖33(A)：爪方式之寫入保護解除狀態之說明圖。

圖33(B)：爪方式之寫入保護解除狀態之說明圖。

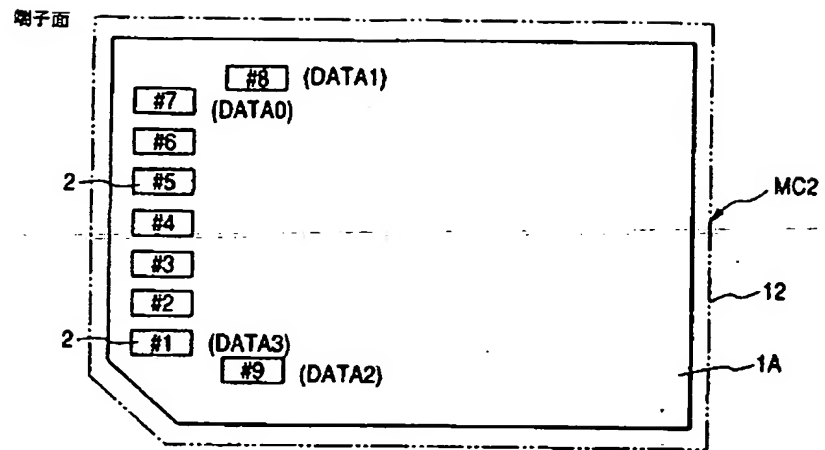
圖34(A)：爪方式之寫入保護解除狀態之說明圖。

35. 圖34(B)：爪方式之寫入保護解除狀態之說明圖。

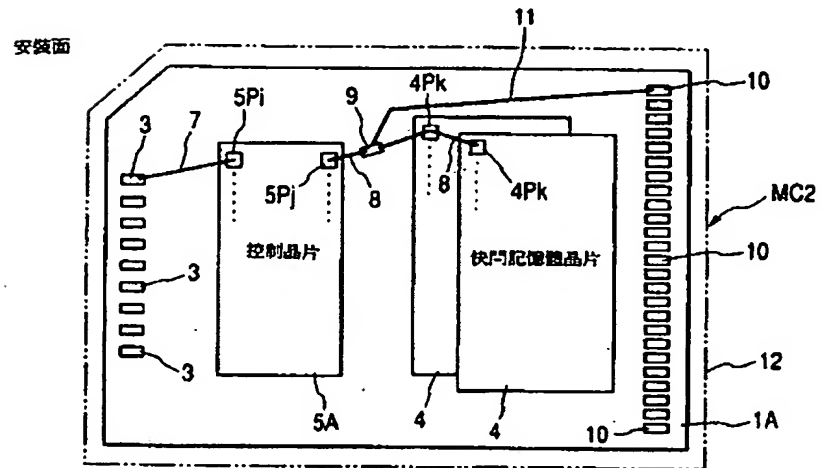
圖35：快閃記憶體晶片之構成例方塊圖。

圖36：快閃記憶體晶片用之非揮發性記憶格電晶體之構成概略之斷面

圖。

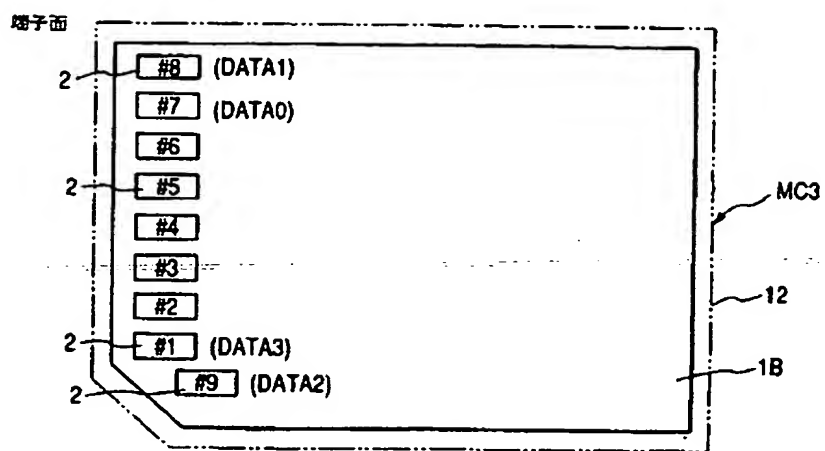


第 1 圖(A)

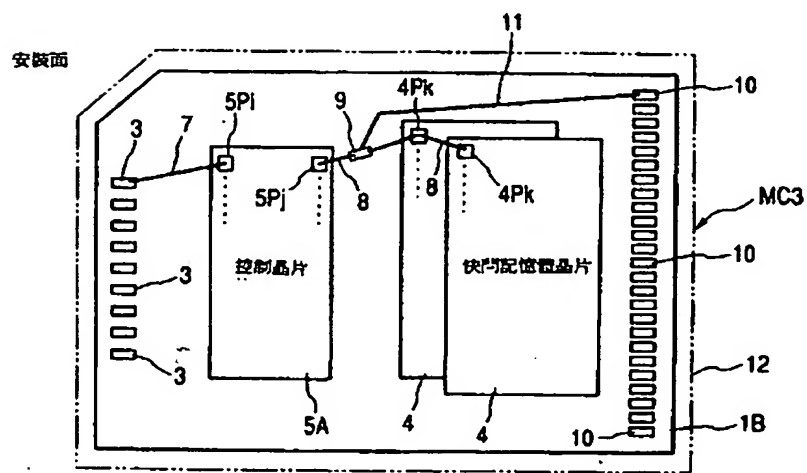


第 1 圖(B)

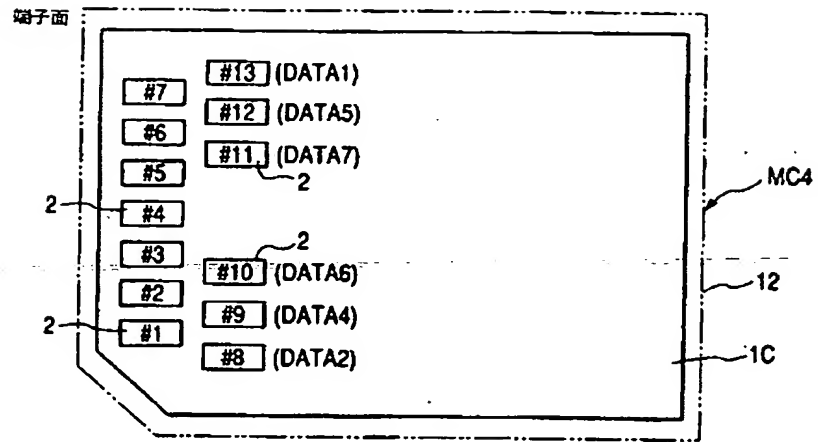
(7)



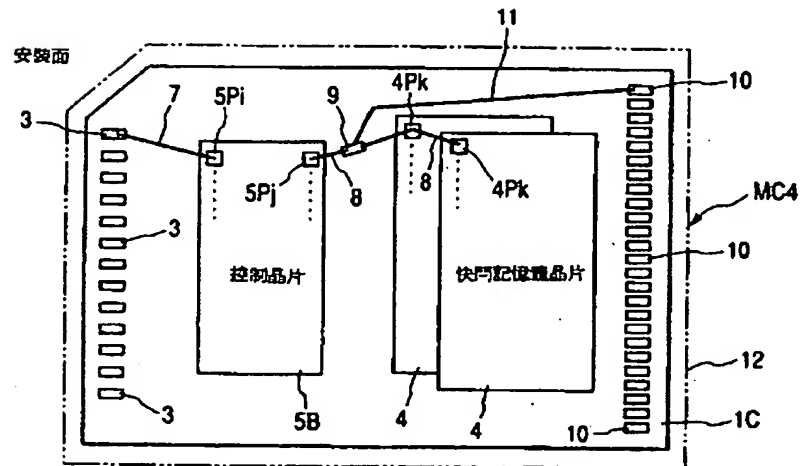
第 2 圖(A)



第 2 圖(B)

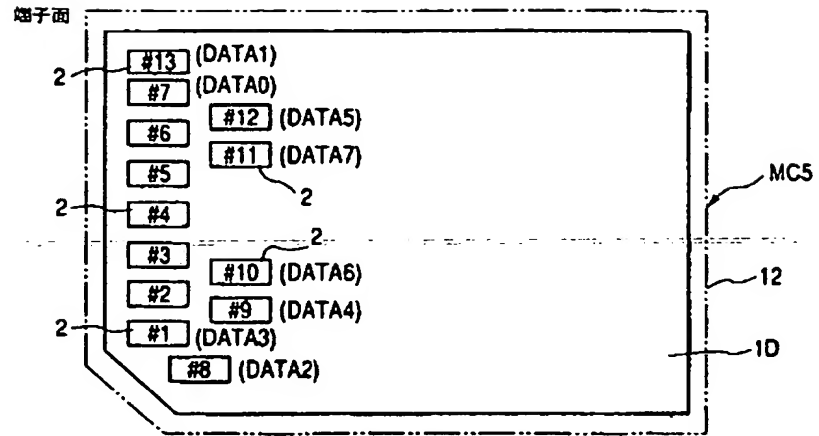


第3圖(A)

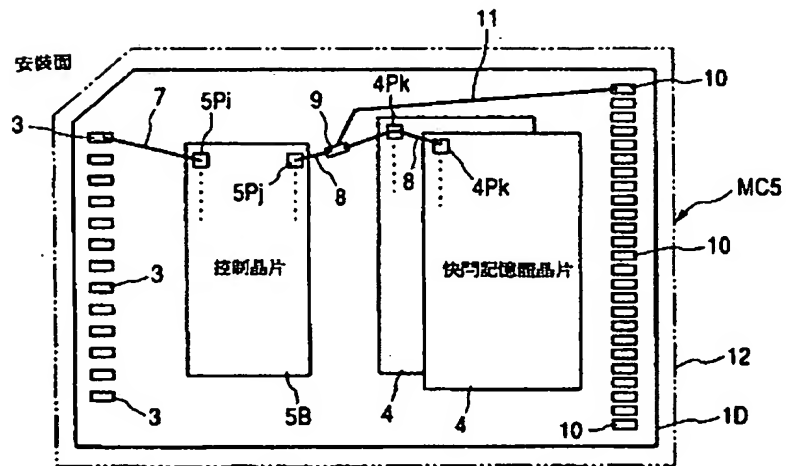


第3圖(B)

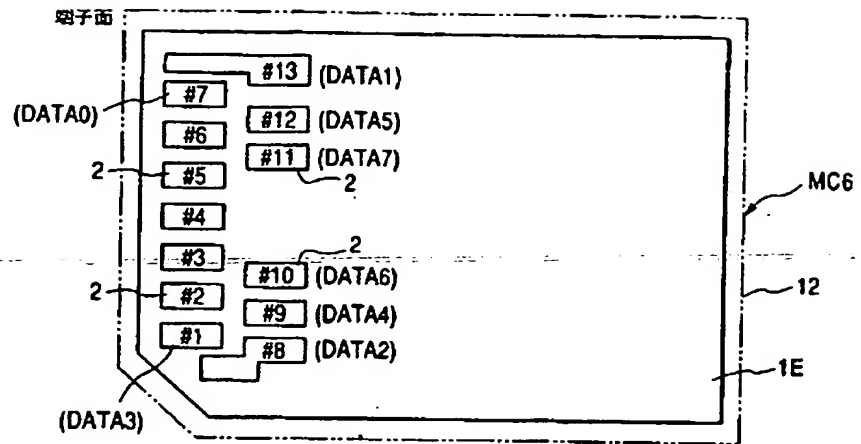




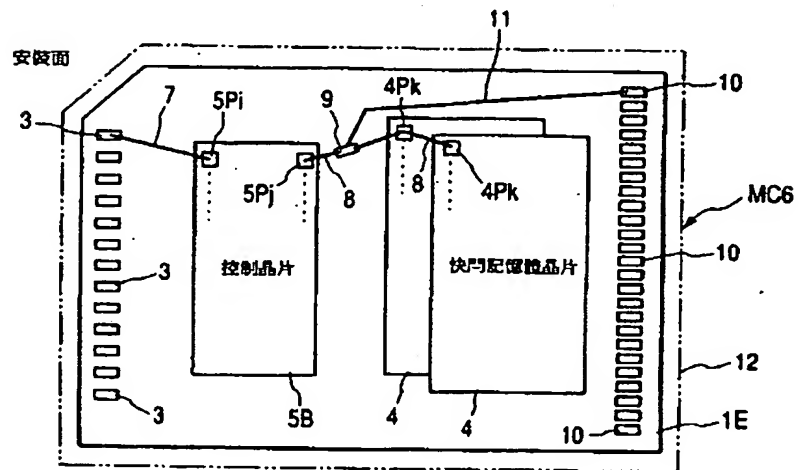
第 4 圖 (A)



第 4 圖 (B)

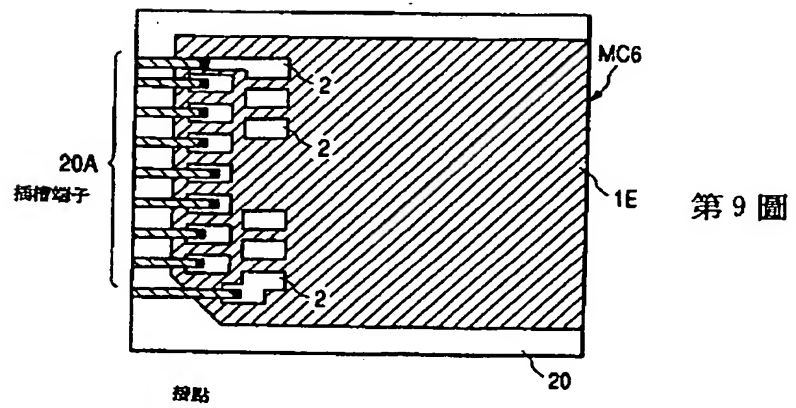
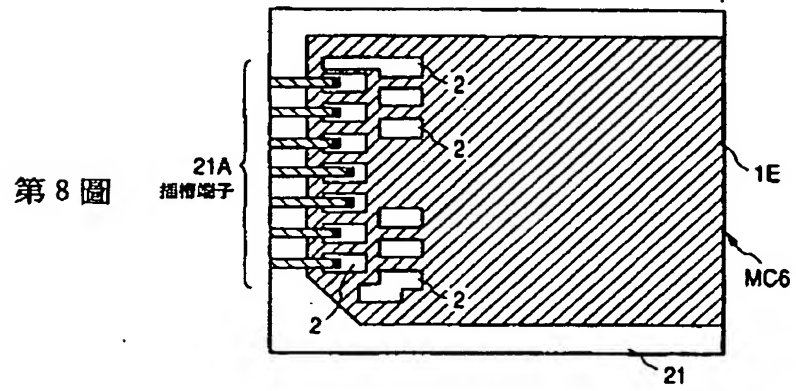
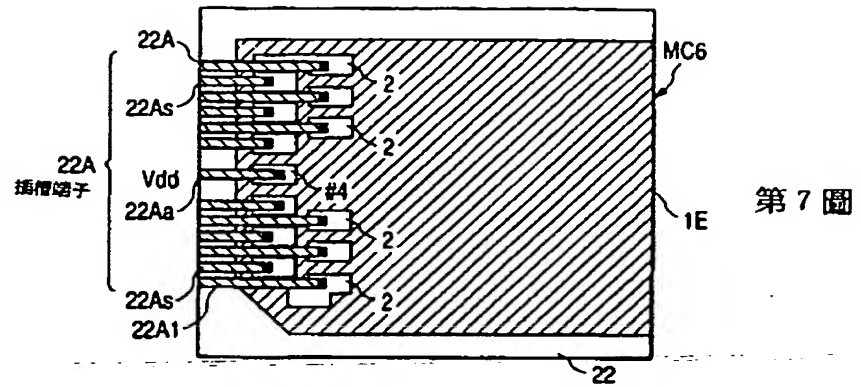


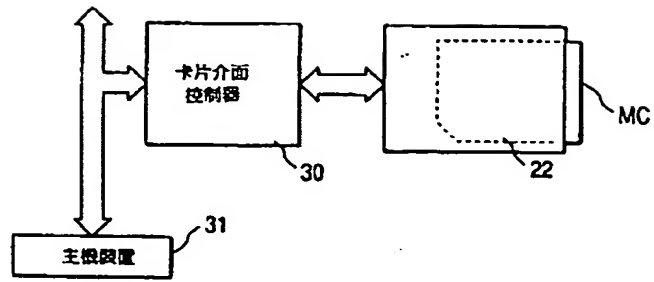
第 5 圖(A)



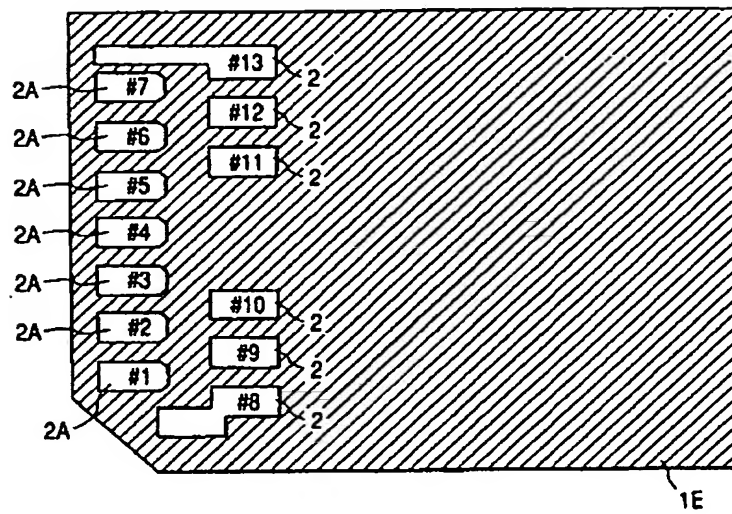
第 5 圖(B)



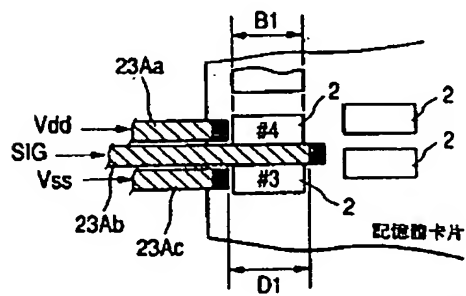




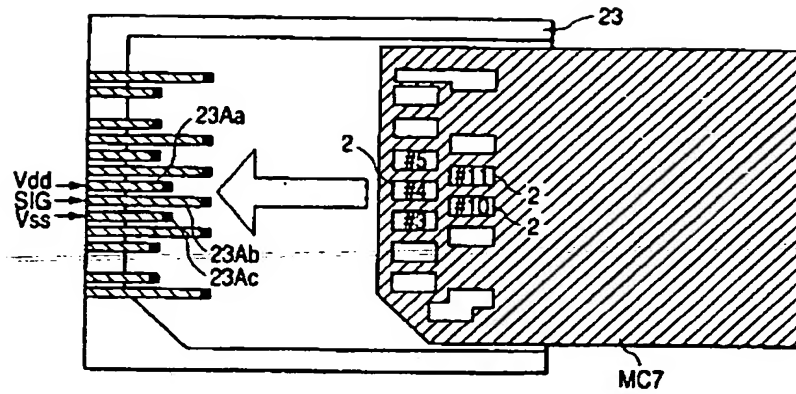
第 10 圖



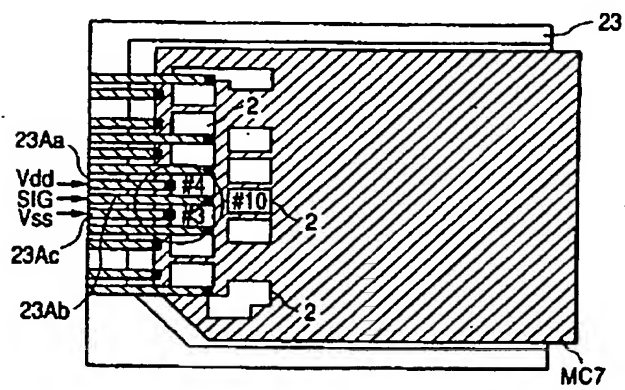
第 12 圖



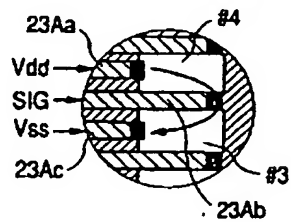
第 13 圖



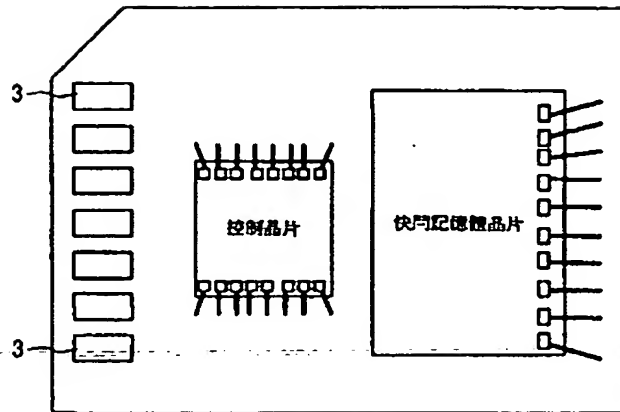
第 11 圖(A)



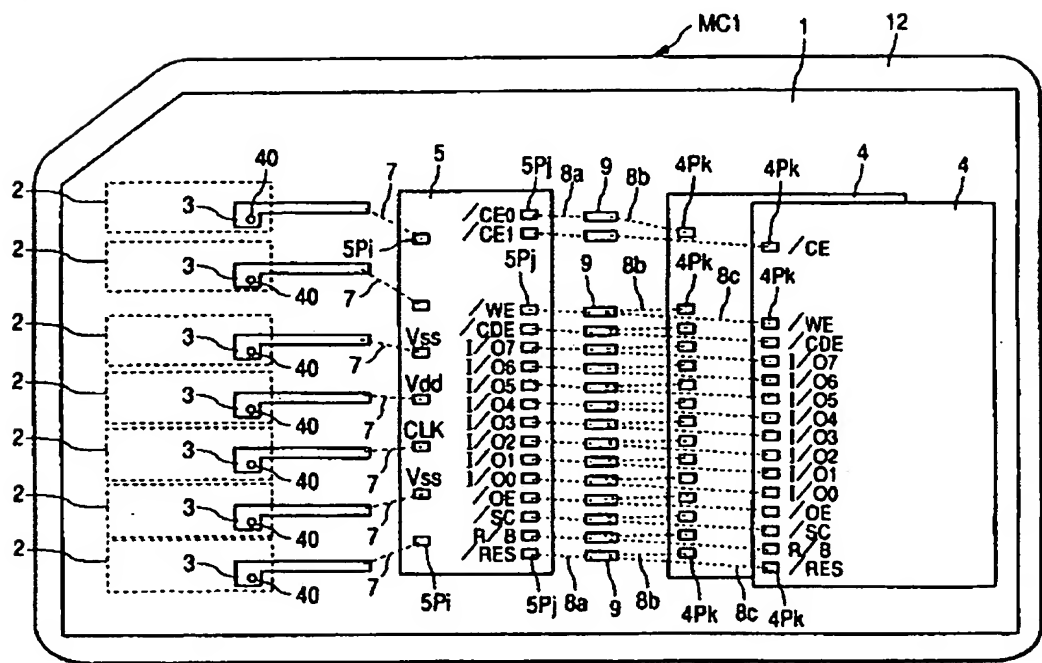
第 11 圖(B)



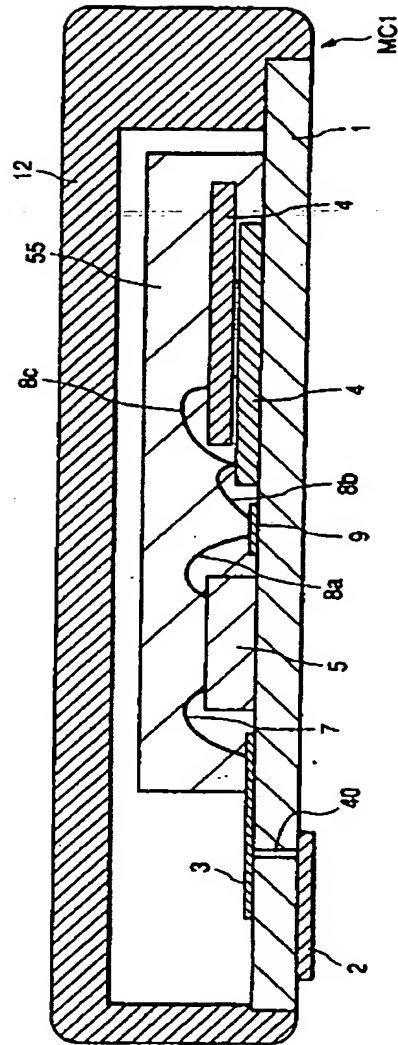
第 11 圖(C)



第 14 圖

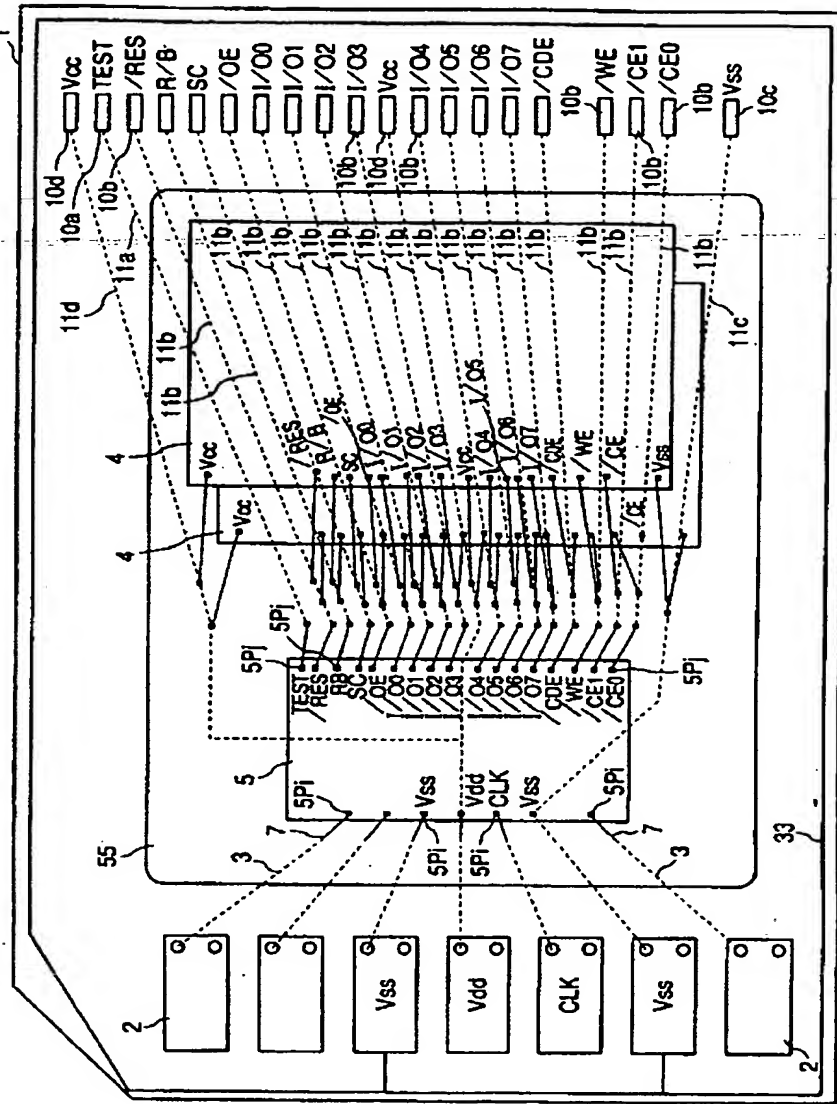


第 15 圖

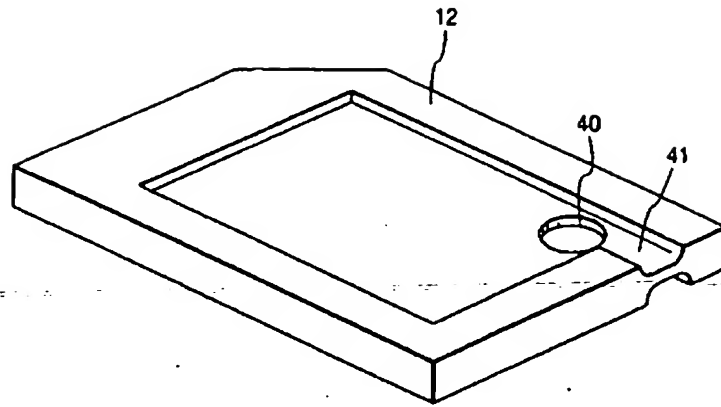


第16圖

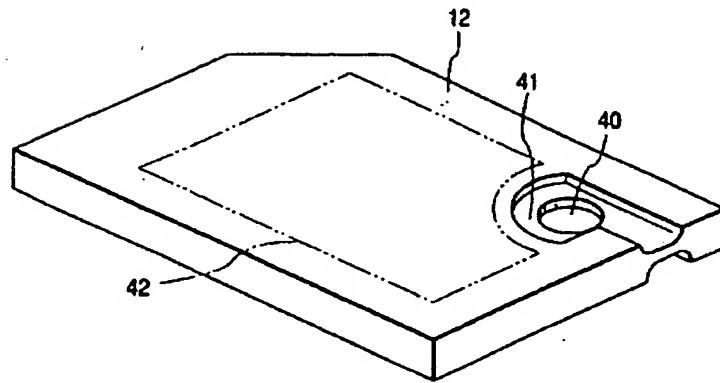




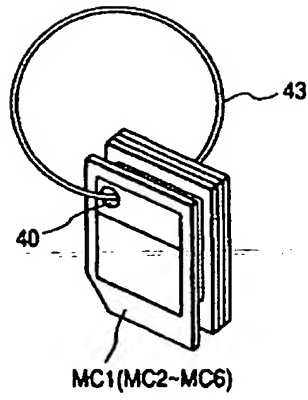
第 17 圖



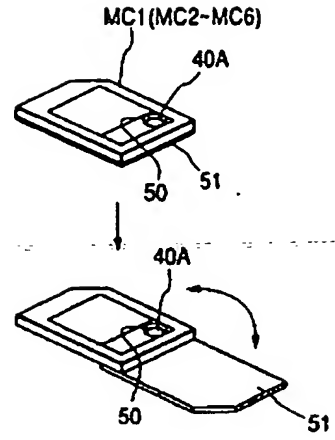
第 18 圖



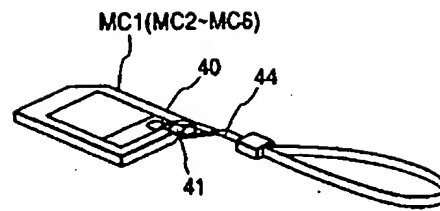
第 19 圖



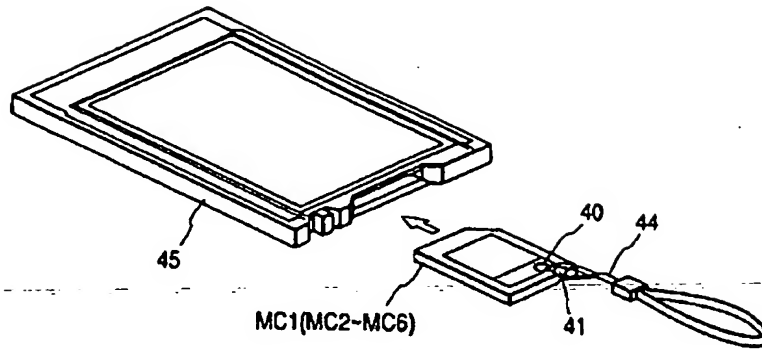
第 20 圖



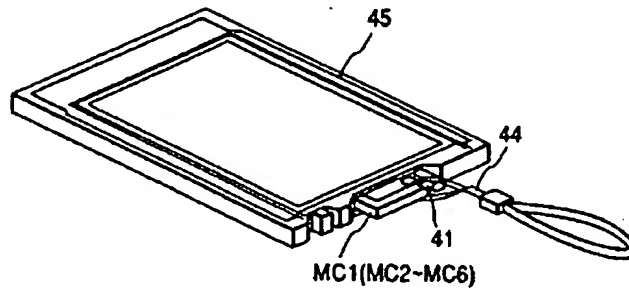
第 23 圖



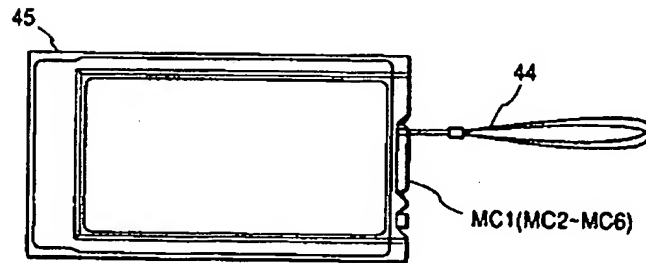
第 21 圖



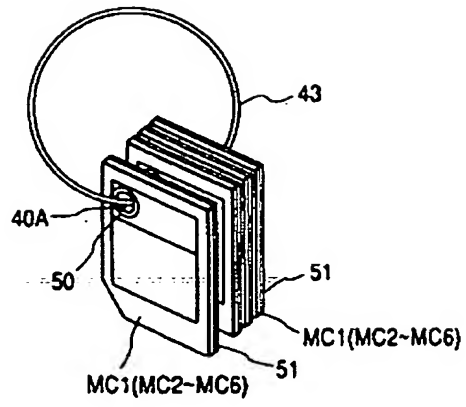
第 22 圖(A)



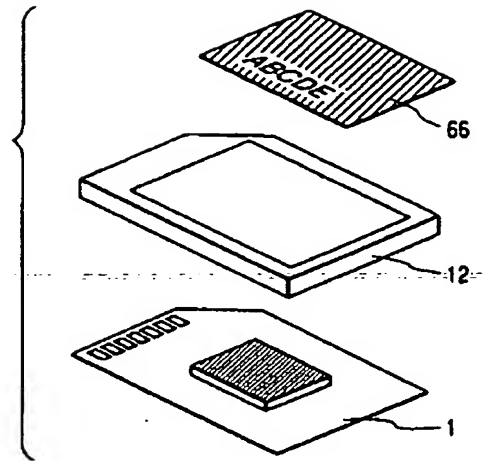
第 22 圖(B)



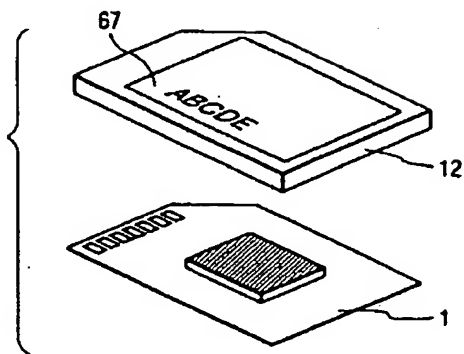
第 22 圖(C)



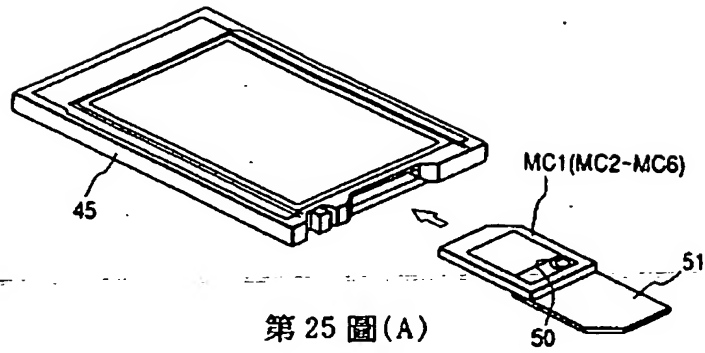
第 24 圖



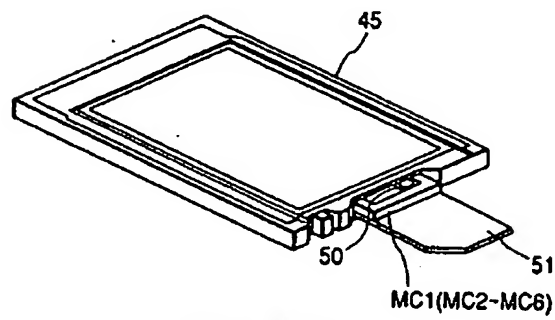
第 28 圖



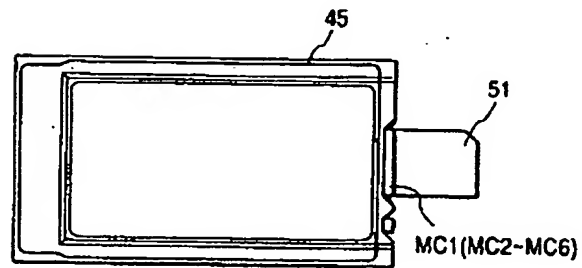
第 29 圖



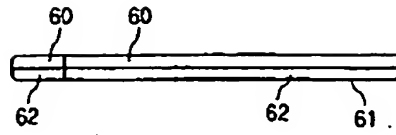
第 25 圖 (A)



第 25 圖 (B)



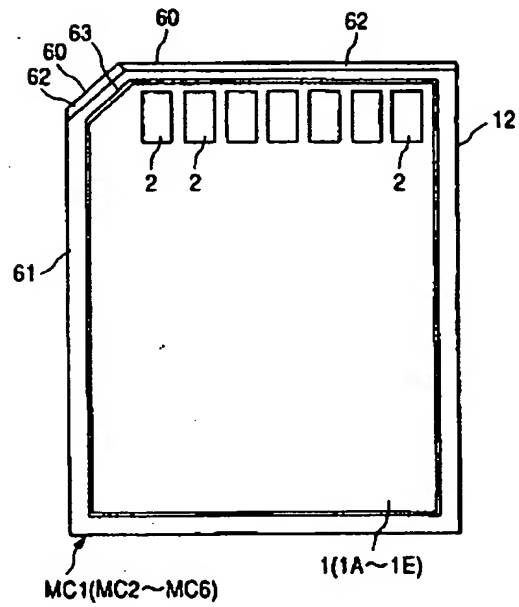
第 25 圖 (C)



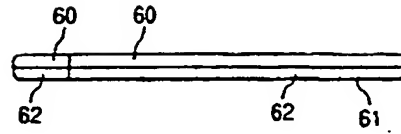
第 26 圖(B)



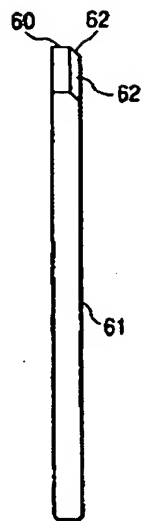
第 26 圖(C)



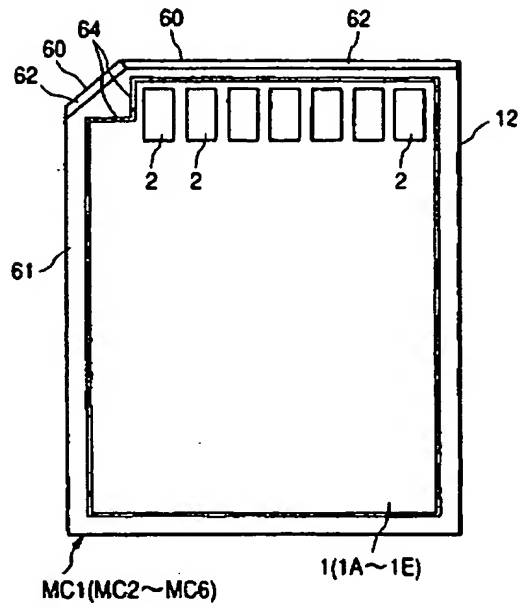
第 26 圖(A)



第 27 圖(B)

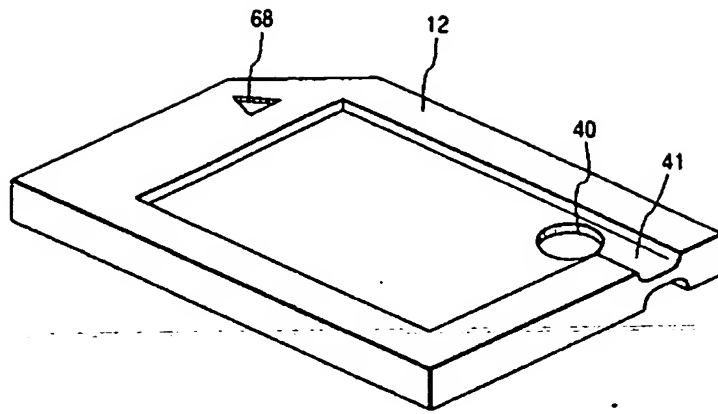


第 27 圖(C)

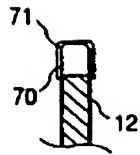


第 27 圖(A)

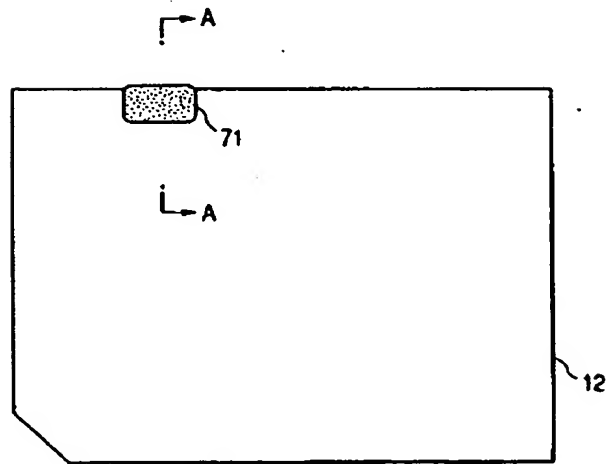




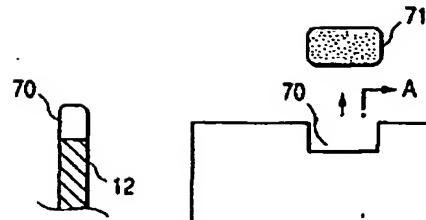
第 30 圖



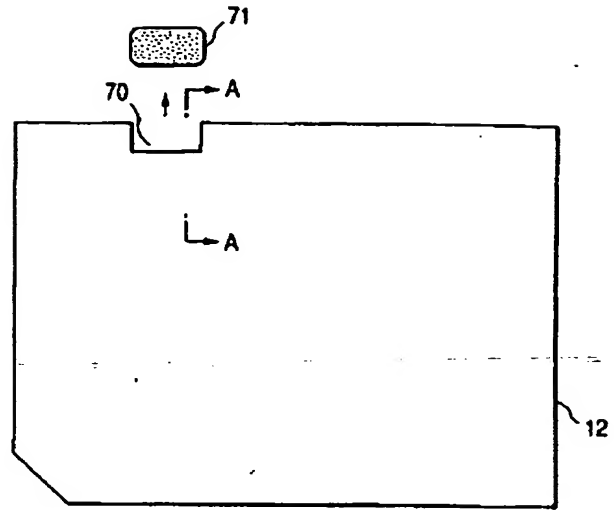
第 31 圖(B)



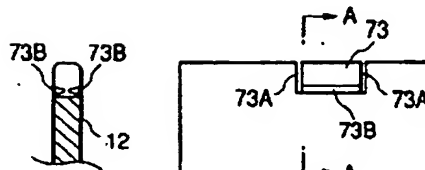
第 31 圖(A)



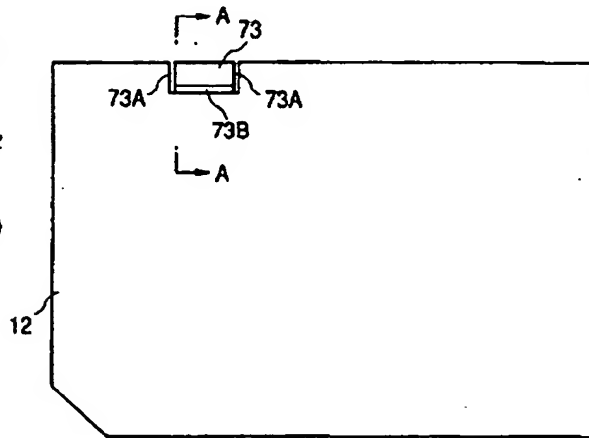
第 32 圖(B)



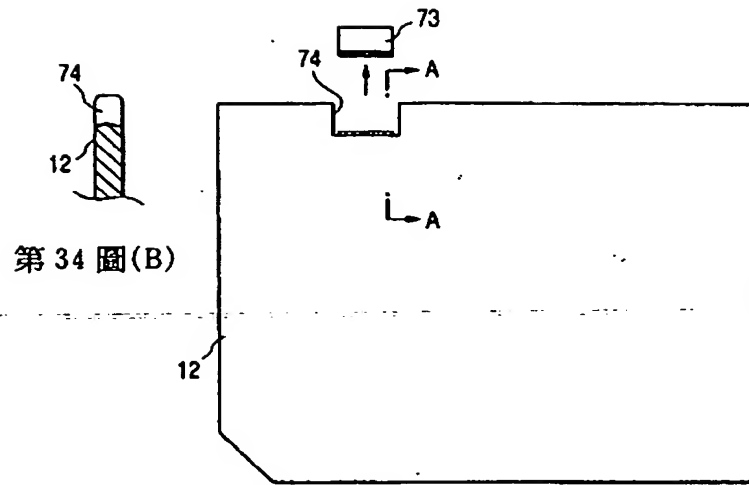
第 32 圖(A)



第 33 圖(B)

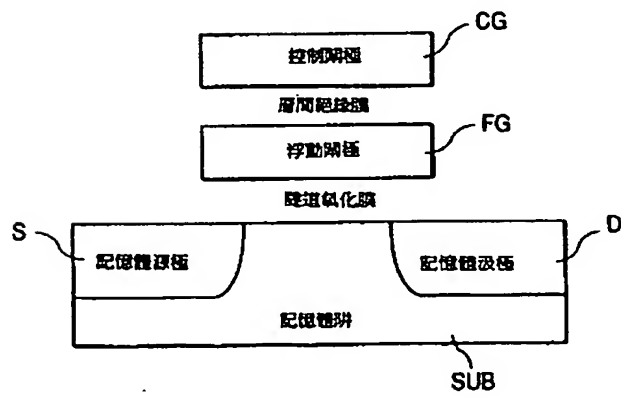


第 33 圖(A)

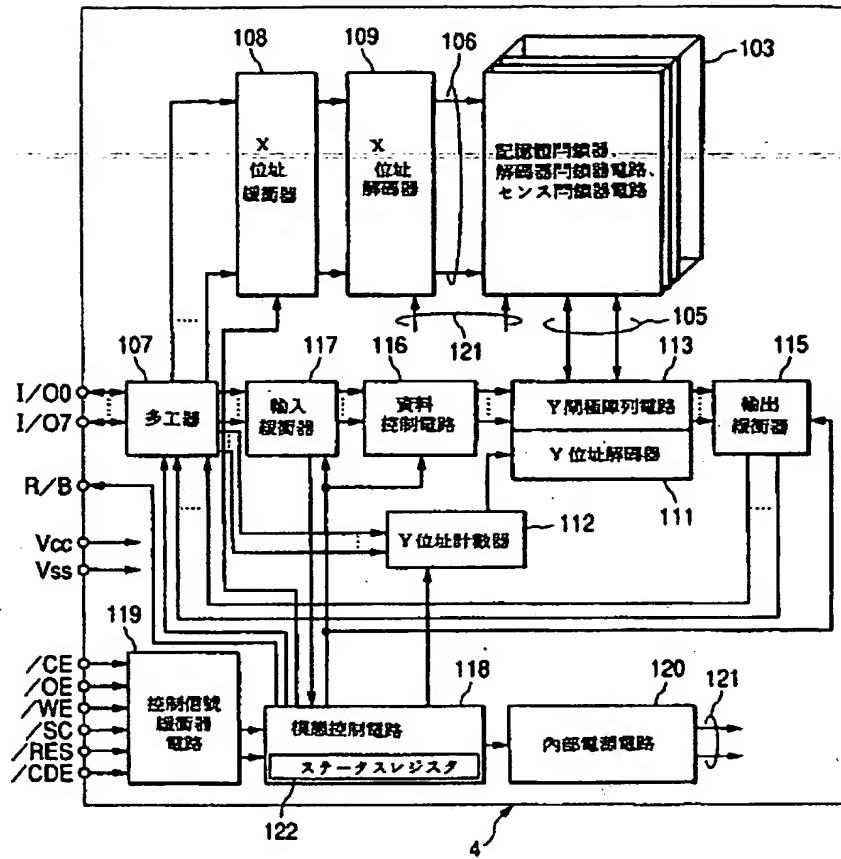


第 34 圖(B)

第 34 圖(A)



第 36 圖



第 35 圖

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**